

TABLE DES MATIÈRES

Avant-propos

Introduction

<i>Chapitre 1. Codage de l'information</i>	1
1.1. <i>Un peu d'arithmétique binaire</i>	1
1.1.1. Notation positionnelle	1
1.1.2. Conversion vers le système décimal	4
1.1.3. Conversion d'un nombre décimal dans une autre base	5
1.1.4. Conversions entre les systèmes binaire, octal et hexadécimal	8
1.1.5. Addition	10
1.1.6. Soustraction et entiers négatifs	12
1.1.7. Multiplication	18
1.1.8. Division entière	23
1.1.9. Nombres fractionnaires	25
1.1.10. Mantisse et exposant	28
1.2. <i>Notion de code</i>	29
1.2.1. Principes	29
1.2.2. Codes d'utilisateurs	30
1.2.3. Codes binaires	30
1.2.4. Quelques codes usuels	31
1.3. <i>Le code ISO ou ASCII</i>	33
1.3.1. Version internationale de référence	33
1.3.2. Caractères graphiques	36
1.3.3. Caractères de commande	36
1.3.4. Tableau de base et versions nationales	36
1.3.5. Sous-ensembles du code et extensions	40
1.4. <i>Le code EBCDIC</i>	40
1.5. <i>Autres codes de caractères</i>	42
1.6. <i>Codage des nombres entiers</i>	42
1.6.1. Représentations binaires pures	42
1.6.2. Représentations de type numération décimale codée en binaire	47

1.7. <i>Codage des nombres fractionnaires</i>	50
1.7.1. Représentation à virgule fixe	50
1.7.2. Représentation à virgule flottante	51
1.7.3. Problèmes de précision de calcul avec la représentation à virgule flottante	54
1.7.4. Problèmes de dépassement de capacité avec la représentation à virgule flottante	55
1.8. <i>Conclusions sur les modes de représentation</i>	56
1.9. <i>Codes détecteur et correcteur d'erreurs</i>	56
1.9.1. Exposé du problème	56
1.9.2. Codes d'utilisateurs	57
1.9.3. Contrôle de parité	59
1.9.4. Code de Hamming	61
1.9.5. Nombre de bits de contrôle nécessaires à la correction d'une erreur	63
1.9.6. Notion de code linéaire	64
1.9.7. Construction d'un code linéaire	67
1.9.8. Code cyclique	71
1.9.9. Code polynômial	75
1.10. <i>Exercices</i>	76
<i>Corrigé des exercices</i>	86
Chapitre 2. Notions de technologie électronique	103
2.1. <i>Logique élémentaire</i>	103
2.2. <i>Notations ensemblistes</i>	107
2.3. <i>Algèbre de Boole</i>	108
2.4. <i>Fonctions logiques séquentielles</i>	114
2.5. <i>Circuits logiques</i>	117
2.6. <i>Réalisation des circuits logiques</i>	123
2.6.1. Principaux composants électroniques	123
2.6.2. Réalisation des éléments logiques	124
2.6.3. Réalisation d'un circuit de mémoire	126
2.7. <i>Fabrication des composants microélectroniques</i>	128
2.7.1. Dopage du silicium	128
2.7.2. Résistance et condensateur microélectroniques	130
2.7.3. Diode et transistor à jonction	131
2.7.4. Aperçu des technologies bipolaires	132
2.7.5. Transistors MOS	133
2.7.6. Quelques autres technologies MOS	135
2.7.7. Du cristal de silicium à la carte logique	136
2.7.8. Principe de la photolithographie	138
2.7.9. Récapitulation	138
2.8. <i>Deux exemples de boîtiers</i>	141
2.9. <i>Exercices</i>	143
<i>Corrigé des exercices</i>	147

Chapitre 3. Introduction à la notion d'ordinateur	157
3.1. <i>Généralités</i>	157
3.1.1. Propriétés générales d'un ordinateur	157
3.1.2. Principaux éléments d'un ordinateur	158
3.1.3. Sous-système d'entrée-sortie	160
3.1.4. Notion d'architecture d'un ordinateur	163
3.2. <i>Mimosa, un ordinateur simple</i>	163
3.2.1. Description générale de Mimosa	163
3.2.2. Exécution des instructions d'un programme	167
3.2.3. Jeu d'instructions de Mimosa	168
3.2.4. Exemples de programmes : du code binaire au langage d'assemblage	173
3.2.5. Structure et organisation interne de Mimosa	179
3.2.6. Chargement initial d'un programme	181
3.3. <i>Exercices</i>	184
<i>Corrigé des exercices</i>	186
Chapitre 4. Registres, sous-système de mémoire et espace adressable	191
4.1. <i>Registres</i>	191
4.1.1. Classification des registres	191
4.1.2. Types de donnée et leur disposition dans les registres	193
4.1.3. Éléments d'adresse dans les registres	196
4.1.4. Noms usuels des registres	203
4.1.5. Jeux de registres de quelques processeurs : VAX, IBM/370, Cyber, 68000 et 8086/88	205
4.2. <i>Mémoire centrale</i>	212
4.2.1. Emplacement et adresse	212
4.2.2. Capacité d'un emplacement et taille de la mémoire	212
4.2.3. Stockage des données	212
4.2.4. Unité d'information échangée	214
4.2.5. Contrôleur de mémoire	214
4.2.6. Temps de cycle de la mémoire	215
4.2.7. Bus de mémoire	216
4.2.8. Contrôleur à fonctionnement autonome	217
4.2.9. Entrelacement de mémoires	218
4.2.10. Espace d'adresses physiques et capacité de la mémoire centrale	218
4.2.11. Mémoire à code détecteur ou correcteur d'erreur	220
4.3. <i>Mémoire associative</i>	221
4.4. <i>Espace adressable</i>	224
4.4.1. Adresse physique et adresse logique	224
4.4.2. Structure de l'espace adressable	226
4.4.3. Notion de segment de programme	227
4.4.4. Protection de la mémoire	228
4.4.5. Localité des références de mémoire	229
4.4.6. Objectifs du mappage de mémoire	230
4.5. <i>Mécanismes de traduction d'adresse; segmentation et pagination</i>	232
4.5.1. Traduction d'adresse à l'aide d'un registre de base	232
4.5.2. Mécanismes d'extension d'adresse	234

4.5.3.	Segmentation	239
4.5.4.	Pagination	242
4.5.5.	Segmentation paginée	244
4.6.	<i>Mise en œuvre de la segmentation et de la pagination</i>	245
4.6.1.	Préambule	245
4.6.2.	Table des blocs dans une mémoire locale	246
4.6.3.	Table des blocs dans une mémoire associative	248
4.6.4.	Table des blocs en mémoire centrale	249
4.6.5.	Tampon de traductions d'adresses	252
4.7.	<i>Hierarchie de mémoires : antémémoire et mémoire virtuelle</i>	255
4.7.1.	Notion de hiérarchie de mémoire	255
4.7.2.	Antémémoire	256
4.7.3.	Mémoire virtuelle	260
4.8.	<i>Réalisation de la mémoire</i>	267
4.9.	<i>Exercices</i>	271
	<i>Corrigé des exercices</i>	278
Chapitre 5. Processeur central et langages liés à la machine		287
5.1.	<i>Notion de processeur central</i>	287
5.1.1.	Rappels	287
5.1.2.	Architecture du processeur central	287
5.1.3.	Unité arithmétique et logique	288
5.1.4.	Boîtier de microprocesseur	291
5.2.	<i>Langage-machine</i>	294
5.2.1.	Généralités	294
5.2.2.	Format d'instruction	294
5.2.3.	Jeu d'instructions	296
5.2.4.	Classification des instructions	298
5.2.5.	Critères régissant la conception d'un format d'instruction ou d'un code des instructions	300
5.3.	<i>Modes d'adressage</i>	300
5.3.1.	Généralités	300
5.3.2.	Composition et contenu d'un spécificateur d'opérande	302
5.3.3.	Adressage immédiat	302
5.3.4.	Adressage d'un registre	303
5.3.5.	Adressage absolu	304
5.3.6.	Adressage indirect par un registre	305
5.3.7.	Principe de l'adressage indirect par la mémoire	306
5.3.8.	Adressage absolu indirect	306
5.3.9.	Principes du calcul d'adresse	307
5.3.10.	Adressage relatif	308
5.3.11.	Adressage auto-relatif	310
5.3.12.	Adressage indexé	310
5.3.13.	Modes d'adressage combinant indirection et indexation	313
5.3.14.	Ajustement d'un index	315
5.3.15.	Automodification d'un registre	316
5.3.16.	Adressage implicite	317

5.4. <i>Étude des formats d'instruction et des modes d'adressage de quelques processeurs</i>	318
5.4.1. Préambule	318
5.4.2. Ordinateurs VAX de DEC	318
5.4.3. Ordinateurs de la famille IBM/370	329
5.4.4. Microprocesseurs 8086/88	333
5.4.5. Miniordinateur Nova de Data General	340
5.4.6. Gamme Cyber de CDC	345
5.5. <i>Préambule au langage d'assemblage</i>	347
5.5.1. Définitions	347
5.5.2. Intérêt et limites du langage d'assemblage	348
5.5.3. Le langage d'assemblage CALM	349
5.5.4. Diversité des notations des langages d'assemblage	350
5.5.5. Plan de l'exposé du langage d'assemblage	353
5.6. <i>Formalismes de description de langages</i>	353
5.6.1. Problème et démarche	353
5.6.2. Schéma syntaxique	355
5.6.3. Diagramme syntaxique	357
5.7. <i>Définition de la syntaxe du langage d'assemblage</i>	359
5.7.1. Alphabet	359
5.7.2. Symboles de base	360
5.7.3. Littéraux	360
5.7.4. Identificateur	360
5.7.5. Unités lexicales	362
5.7.6. Séparateur	362
5.7.7. Expression	363
5.7.8. Expressions d'adresse	365
5.7.9. Spécificateur d'opérande	372
5.7.10. Programme et instruction	375
5.8. <i>Directives</i>	378
5.8.1. Généralités	378
5.8.2. Directive de définition d'un symbole	378
5.8.3. Forme générale d'une directive; directives START et END	379
5.8.4. Directives de réservation d'espace	380
5.9. <i>Jeu d'instructions</i>	383
5.9.1. Indicateurs et codes de conditions	383
5.9.2. Instructions de mouvement	387
5.9.3. Instructions arithmétiques	393
5.9.4. Instructions logiques	397
5.9.5. Instructions de décalage et de rotation	398
5.9.6. Instructions de test	401
5.9.7. Instructions de commande du flux d'instructions	402
5.10. <i>Exemples de programmes en langage d'assemblage</i>	407
5.10.1. Processeur cible pour les exemples	407
5.10.2. Recherche de la valeur minimale dans une table	408
5.10.3. Conversion d'un entier binaire en une chaîne ASCII représentant son code hexadécimal	409

5.10.4.	Conversion d'un entier binaire en une chaîne ASCII représentant son code décimal	413
5.10.5.	Module de gestion d'une pile	414
5.11.	<i>Notions relatives aux sous-programmes</i>	418
5.11.1.	Structure d'un sous-programme et mécanismes associés	418
5.11.2.	Arbre des appels	420
5.11.3.	Notion de code pur et utilisation de la pile pour les variables locales	421
5.11.4.	Typologie des sous-programmes	424
5.11.5.	Mécanismes de sauvegarde de l'adresse de retour	426
5.11.6.	Mécanismes de passage de paramètres	428
5.11.7.	Récapitulation de l'utilisation de la pile	433
5.12.	<i>Notion de macro-instruction</i>	436
5.12.1.	Définitions et syntaxe	436
5.12.2.	Assembleur de macros et expansion d'une macro	439
5.12.3.	Différence entre macros et sous-programmes	440
5.12.4.	Étiquettes locales à une macro	442
5.13.	<i>Environnement de programmation pour le langage d'assemblage</i>	443
5.13.1.	Processus d'élaboration et de transformation d'un programme ..	443
5.13.2.	Langage de commande	446
5.13.3.	Gestionnaire de fichiers	447
5.13.4.	Éditeur	447
5.13.5.	Assembleur	448
5.13.6.	Chargeur	451
5.13.7.	Relieur	454
5.13.8.	Assemblage croisé	459
5.14.	<i>Unité de commande et microprogrammation</i>	460
5.14.1.	Généralités	460
5.14.2.	Horloge et cycle-machine	461
5.14.3.	Mesure de la performance d'un processeur	462
5.14.4.	Notions de micro-instruction et microprogramme	463
5.14.5.	Dispositifs de décodage	468
5.14.6.	Unité de commande microprogrammée	471
5.15.	<i>Exercices</i>	473
	<i>Corrigé des exercices</i>	493
 Chapitre 6. Sous-système d'entrée-sortie		527
6.1.	<i>Généralités</i>	527
6.1.1.	Aspects structurels	527
6.1.2.	Objectifs	529
6.2.	<i>Classification des organes d'entrée-sortie</i>	530
6.2.1.	Préambule	530
6.2.2.	Interfaces d'entrée-sortie	530
6.2.3.	Contrôleur de périphériques	531
6.2.4.	Contrôleur d'accès direct à la mémoire	533
6.2.5.	Canal et processeur d'entrée-sortie	533
6.2.6.	Conclusion	534

6.3. Compléments relatifs au jeu d'instructions	535
6.3.1. Espaces d'adresses et instructions d'entrée-sortie	535
6.3.2. Accès aux bits d'un registre ou d'un emplacement de mémoire	536
6.3.3. Instructions en relation avec les interruptions	538
6.4. Techniques de programmation des entrées-sorties	541
6.4.1. Sélection d'une unité périphérique	541
6.4.2. Entrées-sorties programmées et scrutation	542
6.4.3. Entrées-sorties par interruptions	545
6.4.4. Accès direct à la mémoire	548
6.4.5. Logiciel du sous-système d'entrée-sortie	549
6.5. Exemples d'interfaces et de contrôleurs d'entrée-sortie	552
6.5.1. Interfaces d'entrée-sortie série	552
6.5.2. Contrôleur d'imprimante	552
6.5.3. Contrôleur de terminaux	556
6.5.4. Contrôleur de disques	558
6.5.5. Principe de fonctionnement et typologie des canaux d'entrée-sortie	560
6.6. Commande et contrôle d'un transfert d'information par des signaux	563
6.6.1. Transmission asynchrone à terminaison simple	563
6.6.2. Transmission asynchrone avec quittances mutuelles	566
6.6.3. Transmission synchrone	568
6.6.4. Application à la transmission par bus	569
6.7. Bus parallèles	570
6.7.1. Aspects physiques	570
6.7.2. Principes de fonctionnement	574
6.7.3. Mécanismes d'arbitrage	577
6.7.4. Système de bus d'un ordinateur	582
6.8. Système d'interruptions	586
6.8.1. Détection d'une interruption par le processeur	586
6.8.2. Classes d'interruptions	587
6.8.3. Détermination de la cause d'interruption par programme	589
6.8.4. Interruptions vectorisées	591
6.8.5. Priorité et masquage des interruptions	593
6.8.6. Autres fonctions du système d'interruptions	595
6.9. Exercices	596
Corrigé des exercices	599
Chapitre 7. Matériel périphérique	603
7.1. Critères de classification	603
7.2. Généralités sur les supports magnétiques	604
7.2.1. Principes de la mémorisation magnétique	604
7.2.2. Modes d'enregistrement d'une piste magnétique	607
7.3. Bande magnétique	612
7.3.1. Terminologie	612
7.3.2. Support	612
7.3.3. Conditionnement	612

7.3.4.	Formatage	613
7.3.5.	Dérouleur de bandes	615
7.3.6.	Emplois de la bande magnétique	616
7.3.7.	Variantes : cassette et cartouche de bande magnétique	617
7.4.	<i>Disquette</i>	617
7.4.1.	Terminologie	617
7.4.2.	Support et conditionnement	617
7.4.3.	Formatage	619
7.4.4.	Unité de disquette	622
7.4.5.	Emplois de la disquette	623
7.4.6.	Variantes	624
7.5.	<i>Disque</i>	624
7.5.1.	Terminologie	624
7.5.2.	Support	624
7.5.3.	Dispositif de lecture et d'enregistrement	625
7.5.4.	Formatage	625
7.5.5.	Unité de disque	626
7.5.6.	Emplois du disque	628
7.5.7.	Variantes	628
7.6.	<i>Terminal</i>	628
7.6.1.	Terminologie	628
7.6.2.	Caractéristiques principales d'un terminal	630
7.6.3.	Clavier	632
7.6.4.	Écran	636
7.6.5.	Aspects ergonomiques	640
7.6.6.	Variantes	641
7.7.	<i>Imprimante</i>	642
7.7.1.	Préambule	642
7.7.2.	Alimentation en papier	644
7.7.3.	Unité d'impression	644
7.7.4.	Vitesse d'impression	645
7.7.5.	Génération des caractères et jeu de caractères	645
7.7.6.	Qualité d'impression	646
7.7.7.	Coût	646
7.7.8.	Mode de fonctionnement et interface de connexion	647
7.7.9.	Mécanisme d'impression	647
7.7.10.	Imprimante à marguerite	647
7.7.11.	Imprimante par points	648
7.7.12.	Imprimante thermique	649
7.7.13.	Imprimante électrostatique	650
7.7.14.	Imprimante à laser	650
7.7.15.	Imprimante à jet d'encre	653
7.7.16.	Imprimantes à la volée	654
7.7.17.	Avantages et inconvénients des divers types d'imprimantes	655
7.8.	<i>Unités graphiques</i>	656
7.8.1.	Principes de composition d'un dessin	656
7.8.2.	Typologie des unités graphiques	658
7.8.3.	Traitement de surfaces dans un dessin	659
7.8.4.	Aptitudes interactives d'une unité graphique d'affichage	659

7.8.5. Terminal graphique	660
7.8.6. Traceur	663
7.8.7. Tablette graphique	665
7.9. <i>Autres supports et unités périphériques</i>	666
7.9.1. Carte perforée	666
7.9.2. Ruban perforé	668
7.9.3. Lecteurs optiques et magnétiques de marques, de caractères ou d'un code spécialisé	668
7.9.4. Microfilm et microfiche	672
7.9.5. Disque optique	673
7.10. <i>Matériel de communication</i>	674
7.10.1. Réseau, ETTD et ETCD	674
7.10.2. Nature de la ligne de transmission et du signal transmis	675
7.10.3. Techniques de partage d'une ligne	677
7.10.4. Typologie des réseaux	678
7.10.5. Réseau local basé sur un autocommutateur téléphonique privé ...	682
7.10.6. Réseau local par câble TV	682
7.10.7. Réseaux locaux classiques	684
7.10.8. Réseau téléphonique	685
7.10.9. Réseaux publics de données	686
7.11. <i>Exercices</i>	687
<i>Corrigé des exercices</i>	687
Chapitre 8. Annexes	689
8.1. <i>Unités de mesure couramment utilisées en informatique</i>	689
8.2. <i>Organismes de normalisation</i>	691
8.3. <i>Associations scientifiques</i>	692
8.4. <i>Publications périodiques</i>	693
Bibliographie	695
Index analytique	703