

CONTENIDO



UNIVERSIDAD NACIONAL DE ENTRE RÍOS
FACULTAD DE INGENIERÍA
CENTRO DE MEDIOS
BIBLIOTECA

	Prefacio	xv
Capítulo 1	Álgebra de variables lógicas	1
1.1	Variables y funciones	1
1.2	Variables lógicas	2
1.3	Valores de una variable lógica	2
1.4	Funciones de una variable lógica	3
1.5	Funciones de dos variables lógicas	4
1.6	La función OR	6
1.7	Implementación de un sistema lógico	7
1.8	Representación de variables lógicas por tensiones eléctricas	8
1.9	Inversión	10
1.10	La notación 0, 1	11
1.11	El sistema de numeración binario	11
1.12	Conversiones entre números binarios y decimales	13
1.13	Sistemas de numeración octal y hexadecimal	14
1.14	Números binarios y variables lógicas	16
1.15	Teoremas de álgebra booleana	17
1.16	Teorema de Morgan	21
1.17	Diagramas de Venn	21
1.18	Funciones de dos variables	25
1.19	La función EXCLUSIVE-OR	26
1.20	Funciones NAND y NOR	27
1.21	Funciones de implicación	29
1.22	Relaciones entre operaciones	29
1.23	Suficiencia de las operaciones	30
1.24	Suficiencia de NAND; suficiencia de NOR	30
1.25	Ejemplos de aplicación de teoremas del álgebra de Boole	31
1.26	Ejemplos adicionales	34
1.27	Diagramas lógicos	37
1.28	Códigos numéricos	37
1.29	Nomenclatura	40
1.30	Códigos de datos	40

Capítulo 2	Funciones lógicas	42
2.1	Formas estándar para funciones lógicas: suma de productos estándar	42
2.2	Producto de sumas estándar	44
2.3	Numeración de minterms y maxterms	47
2.4	Especificación de funciones mediante minterms y maxterms	47
2.5	Relaciones entre minterms, maxterms y la tabla de verdad	48
2.6	Estructuras de puertas de dos niveles	50
2.7	Estructuras usando un tipo de puertas	52
2.8	Diagramas de Karnaugh	56
2.9	Simplificación de funciones lógicas con diagramas de Karnaugh	61
2.10	Adyacencias lógicas adicionales	63
2.11	Agrupaciones mayores en un diagrama K	65
2.12	Diagramas de Karnaugh para cinco y seis variables	68
2.13	Uso de diagramas de Karnaugh	71
2.14	Correspondencia cuando la función no se expresa en minterms	77
2.15	Funciones incompletamente especificadas	79
Capítulo 3	Circuitos combinacionales básicos	81
3.1	Introducción	81
3.2	Familias de circuitos lógicos	83
3.3	La serie TTL	84
3.4	La familia CMOS	88
3.5	La familia ECL	89
3.6	Encapsulado	89
3.7	Conmutador operado por lógica	89
3.8	Puerta OR operada por lógica. La conexión AND-cableada	91
3.9	Salida totem-pole	95
3.10	Salida de tres estados	96
3.11	Ejemplos de puertas integradas (IC)	96
3.12	Símbolos de terminales de control: lógica mixta	98
3.13	Símbolos de señales de control	103
3.14	Lógica mixta aplicada a las estructuras de puertas	105
3.15	Decodificadores	107
3.16	Codificadores	111
3.17	Conversores de código	116
3.18	Multiplexores	118
3.19	Multiplexación con salidas de colector abierto y de tres estados	122
3.20	Demultiplexación	125
Capítulo 4	Flip-flops, registros y contadores	127
4.1	Introducción	127
4.2	Cerrojo con puertas NOR	129
4.3	Cerrojo con puertas NAND	130
4.4	El conmutador sin rebote	132
4.5	Cerrojos con puertas	134
4.6	Secuenciamiento	136

4.7	Limitación del cerrojo como elemento de almacenamiento	138
4.8	El flip-flop maestro-esclavo (Master-Slave)	140
4.9	Diagrama de tiempos para un flip-flop	143
4.10	Secuenciamiento de dos fases	145
4.11	El flip-flop $J-K$	146
4.12	La propiedad de captar unos del flip-flop maestro-esclavo	148
4.13	Flip-flop $J-K$ activado por flancos	149
4.14	El flip-flop tipo D	152
4.15	Tiempos de elevación, mantenimiento y propagación	156
4.16	Transferencias registro a registro	158
4.17	Registros de desplazamiento	161
4.18	Características adicionales y aplicaciones de los registros de desplazamiento	163
4.19	Contadores	168
4.20	El contador de anillo	168
4.21	El contador conmutado en cola (Johnson)	169
4.22	Otros contadores síncronos	171
4.23	Comparaciones de velocidad en contadores síncronos	173
4.24	Contadores síncronos de módulo arbitrario	174
4.25	Contadores síncronos reversibles	179
4.26	Bloqueo (Lockout)	180
4.27	Contadores de rizado	181
4.28	Contadores de pastillas integradas	184
Capítulo 5 Aritmética		187
5.1	Representación de números con signo	187
5.2	Representación de números con signo en complemento a dos	189
5.3	Representación de números con signo en complemento a uno	192
5.4	Suma de dos números binarios	194
5.5	Sumador serie	197
5.6	Suma paralelo	199
5.7	Un sencillito calculador de sumas y restas	199
5.8	Restadores	202
5.9	Sumadores rápidos	203
5.10	Sumador de arrastre anticipado	204
5.11	Arrastre anticipado aplicado a grupos	208
5.12	Uso de arrastres anticipados adicionales	210
5.13	Unidad aritmética lógica	214
5.14	Suma BCD	219
5.15	Multiplicación y división	221
Capítulo 6 Memoria		223
6.1	Memoria de acceso aleatorio	223
6.2	Estructura de una RAM semiconductora	225
6.3	Pastillas de memoria en paralelo	227
6.4	Organización de memoria interna en una y dos dimensiones	231
6.5	Memoria de sólo lectura (ROM)	234
6.6	Implementación de un codificador ROM	236
6.7	ROM programables y borrables	238
6.8	Volatilidad de memoria	238

6.9	Tiempos de conmutación de memorias	239
6.10	Array de lógica programable	245
6.11	RAM dinámicas	247
6.12	Captación de datos en una RAM dinámica	248
6.13	Características de una memoria dinámica	250
6.14	Memorias serie	252
6.15	Dispositivos acoplados por carga; memorias serie	256
6.16	Pilas de memoria	259
6.17	Memorias masivas	262
6.18	Simbolismo	266

Capítulo 7 Circuitos secuenciales 269

7.1	Estados	269
7.2	Contadores como sistemas secuenciales	270
7.3	Contador reversible mód. 4	276
7.4	Detector de secuencias	280
7.5	Circuitos de Moore y de Mealy	287
7.6	Eliminación de estados redundantes	294
7.7	Eliminación de estados redundantes por partición	296
7.8	Un ejemplo	298
7.9	Asignación de estados	303
7.10	Diseños alternativos	304
7.11	Circuitos secuenciales en modo fundamental	307
7.12	Ejemplo de análisis	308
7.13	Ejemplo de diseño	310
7.14	Carreras	312
7.15	Eliminación de carreras críticas	314
7.16	Un ejemplo	317
7.17	Eliminación de estados redundantes	318
7.18	Otro ejemplo de eliminación de estados redundantes	322
7.19	Riesgos y circuitos asíncronos	326

Capítulo 8 Controladores 329

8.1	Transferencias de registros	329
8.2	Otras operaciones	332
8.3	Registro sensible a múltiples órdenes	335
8.4	Un sencillo controlador	338
8.5	Implementación del controlador	342
8.6	Controlador de registro de desplazamiento	347
8.7	Respuesta condicional de controladores	350
8.8	Secuencia para la resta	355
8.9	Una computadora sencilla	357
8.10	Operación de la computadora	362
8.11	Diseño del controlador de la computadora	365
8.12	Interrupciones	369
8.13	Presentación (Handshaking)	373

Capítulo 9 Computadoras 379

9.1	Una arquitectura mejorada	379
-----	---------------------------	-----

9.2	Instrucciones	384
9.3	Sumario de instrucciones	392
9.4	Suma y resta	393
9.5	Uso de JMP e ISZ	395
9.6	Programa para multiplicación	397
9.7	Programa ilustrando una llamada a subrutina	400
9.8	Microprogramación	402
9.9	Bifurcación en microprogramas	404
9.10	Bifurcación condicional	406
9.11	Conducción (Pipelining)	407
9.12	Controlador microprogramado	409
9.13	Control del contenido de la ROM	412
9.14	Métodos de direccionamiento	414
9.15	Pilas	415

Capítulo 10 Microprocesadores 418

10.1	Introducción	418
10.2	Arquitectura de un microprocesador desde el punto de vista de los programadores	420
10.3	Instrucciones de uno, dos y tres bytes en el 8080	424
10.4	Instrucciones de movimiento de datos	426
10.5	Instrucciones que emplean directamente el acumulador	427
10.6	Instrucciones aritméticas	430
10.7	Algunos ejemplos	435
10.8	Instrucciones de incrementación y decrementación	437
10.9	Instrucciones lógicas	437
10.10	Instrucciones de comparación	439
10.11	Instrucciones de desplazamiento cíclico	440
10.12	Instrucciones de complementación y de poner en set	441
10.13	Un ejemplo	442
10.14	Instrucciones de bifurcación	443
10.15	Instrucciones de llamada y retorno	445
10.16	Instrucciones de introducir y sacar	448
10.17	Un ejemplo: multiplicación	453
10.18	El microprocesador tipo 6800	455
10.19	Modos de direccionamiento del tipo 6800	457
10.20	El registro de código de condición del 6800	458

Capítulo 11 Operaciones de entrada-salida 460

11.1	Generación de señales de control I/O en el 8080	460
11.2	Entrada-salida aislada con memoria asignada	464
11.3	Uso de las instrucciones IN y OUT	470
11.4	Teclado sin codificar	472
11.5	Control de dispositivos periféricos	475
11.6	Ciclos de tiempo	476
11.7	Interrupciones	478
11.8	Habilitación e inhabilitación de interrupciones	482
11.9	Interrupciones escrutadas	484
11.10	Otras comunicaciones de I/O	488

	Apéndices	
A	Código ASCII	493
B		495
C	Conjunto de instrucciones del 8080	497
	Problemas	501
	Índice	543

400	413	414	415	416	417	418	419	420	421	422	423	424	425	426	427	428	429	430	431	432	433	434	435	436	437	438	439	440	441	442	443	444	445	446	447	448	449	450	451	452	453	454	455	456	457	458	459	460	461	462	463	464	465	466	467	468	469	470	471	472	473	474	475	476	477	478	479	480	481	482	483	484	485	486	487	488	489	490	491	492	493	494	495	496	497	498	499	500	501	502	503	504	505	506	507	508	509	510	511	512	513	514	515	516	517	518	519	520	521	522	523	524	525	526	527	528	529	530	531	532	533	534	535	536	537	538	539	540	541	542	543	544	545	546	547	548	549	550	551	552	553	554	555	556	557	558	559	560	561	562	563	564	565	566	567	568	569	570	571	572	573	574	575	576	577	578	579	580	581	582	583	584	585	586	587	588	589	590	591	592	593	594	595	596	597	598	599	600	601	602	603	604	605	606	607	608	609	610	611	612	613	614	615	616	617	618	619	620	621	622	623	624	625	626	627	628	629	630	631	632	633	634	635	636	637	638	639	640	641	642	643	644	645	646	647	648	649	650	651	652	653	654	655	656	657	658	659	660	661	662	663	664	665	666	667	668	669	670	671	672	673	674	675	676	677	678	679	680	681	682	683	684	685	686	687	688	689	690	691	692	693	694	695	696	697	698	699	700	701	702	703	704	705	706	707	708	709	710	711	712	713	714	715	716	717	718	719	720	721	722	723	724	725	726	727	728	729	730	731	732	733	734	735	736	737	738	739	740	741	742	743	744	745	746	747	748	749	750	751	752	753	754	755	756	757	758	759	760	761	762	763	764	765	766	767	768	769	770	771	772	773	774	775	776	777	778	779	780	781	782	783	784	785	786	787	788	789	790	791	792	793	794	795	796	797	798	799	800
-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----